

2020年度 授業シラバスの詳細内容

○基本情報			
科目名(英)	LSI設計支援学特論A (System LSI Design Methodology A)		
ナンバリングコード	R20113	大分類 / 難易度 科目分野	環境情報学専攻 / 標準レベル
単位数	2	配当学年 / 開講期	1年 / 前期
必修・選択区分	選択		
授業コード	M008501	クラス名	-
担当教員名	松永 多苗子		
履修上の注意、履修条件	論理回路やFPGAに関する知識が必要です。授業でも解説しますが、予備知識が少ない場合は予習・復習が不可欠です。講義内容の理解のために復習問題を出题しますので、必ず取り組むようにしてください。積極的な態度で授業に臨むこととし、やむを得ず遅刻・欠席する場合は、事前に連絡するようにしてください。		
教科書	自作の資料を配布します。		
参考文献及び指定図書	「VLSI設計工学-SoCにおける設計からハードウェアまで」、藤田昌宏著、数理工学社 「FPGAプログラミング大全 Xilinx編」、小林優著、秀和システム		
関連科目	LSI設計支援学特論B		

○授業の目的・概要等	
授業の目的	身近な電子機器から、社会インフラを支えるシステムまで、世の中には様々なデジタルシステムが存在し、それらの機能はIC(集積回路)によって支えられています。微細化技術が進み1チップあたりのトランジスタ数が急増したことにより、複雑な処理を1チップで実現することが可能となる反面、専用回路の設計コストは非常に大きくなっています。本授業は、工学研究科環境情報学専攻のディプロマポリシー「情報工学の基礎ならびに応用研究を推進する中で広い視野と高度な専門技術を発揮できる能力を有すること」に関連するもので、大規模集積回路(LSI)設計において不可欠な、コンピュータによる設計支援(CAD: Computer Aided Design)技術、あるいは、設計自動化(EDA: Electronic Design Automation)技術の理解と、その活用スキルの向上を目的とするものです。
授業の概要	LSIの設計は、実現すべき機能等の仕様が与えられただけの状態から、実際にチップを製造するためのマスクパターンやFPGAへの書込み情報を生成するまで、段階を踏んで進めていきます。本授業では、LSIの設計の流れや、関連する概念・用語、CPUと専用ハードウェアとの違いを学んだ上で、特に設計上流過程を自動化するアルゴリズムについて理解します。さらに、CPUハードマクロを内蔵したFPGAボードと設計ツールを用いて、SoC設計を体験します。
授業の運営方法	(1)授業の形式 「講義形式」 (2)複数担当の場合の方式 「該当しない」 (3)アクティブ・ラーニング 該当なし
地域志向科目	該当しない
実務経験のある教員による授業科目	松永多苗子 本科目の学習内容である LSI CAD分野において、企業*における研究・開発実績がある。 * (株)富士通研究所(19年:LSI CADアルゴリズム・ツールの研究開発) (株)ロジック・リサーチ(2.5年:ハードウェア記述言語のスタイルチェック開発)

○成績評価の指標		○成績評価基準(合計100点)		
到達目標の観点	到達目標	テスト (期末試験・中間確認等)	提出物 (レポート・作品等)	無形成果 (発表・その他)
【関心・意欲・態度】	LSIと社会の関わりに関して深い関心を持ち、LSI設計を自動化する技術を積極的に理解しようとする態度を示すことができる。			10点
【知識・理解】	①LSI設計の流れと各工程で行われる処理を理解できる。 ②上位レベルの設計自動化技術の概念を理解できる。		20点	20点
【技能・表現・コミュニケーション】	実際に設計ツールを用いて、簡単なSoC回路を設計することができる。		20点	
【思考・判断・創造】	本講義により得られた基礎知識を理解し、自らの立場に基づいた見解を述べる事ができる。		20点	10点
○成績評価の補足(具体的な評価方法および期末試験・レポート等の学習成果・課題のフィードバック方法)				
成績は、第15回に実施する最終ディスカッションの際の応答(40点)と最終レポート(60点)で評価します。到達目標に対する達成水準の目安は以下の通りです。 【Sレベル】単位を取得するために達成すべき到達目標を満たしている。(成績評価基準点の合計が90点以上) 【Aレベル】単位を取得するために達成すべき到達目標をほぼ満たしている。(成績評価基準点の合計が80点~89点) 【Bレベル】単位を取得するために達成すべき到達目標をかなり満たしている。(成績評価基準点の合計が70点~79点) 【Cレベル】単位を取得するために達成すべき到達目標を一部満たしている。(成績評価基準点の合計が60点~69点) 最終ディスカッションおよびレポートに対する講評は、第16回授業時に実施します。				

○その他

2020年度 授業シラバスの詳細内容

○授業計画	科目名：LSI設計支援学特論A (System LSI Design Methodology A) 授業コード：M008501 担当教員：松永 多苗子
学修内容	
1. ガイダンスと研究背景 授業内容と講義の進め方や評価方法などについてガイダンスを行った後、本授業テーマの背景となる「LSI設計の流れ」について学びます。	
予習：EDA (Electronic Design Automation) について調べる。	(約2.0h)
復習：配布資料「LSI設計の流れ」の確認。	(約2.0h)
2. 論理回路の復習(1) 論理代数, 論理関数, 論理式の簡単化, 順序回路について復習します。	
予習：配布資料「論理回路1」	(約2.0h)
復習：復習問題「論理回路1」	(約2.0h)
3. 論理回路の復習(2) 前回の復習問題のフィードバックを行った後, 組合せ回路の具体例, 順序回路の具体例について復習します。	
予習：配布資料「論理回路2」	(約2.0h)
復習：復習問題「論理回路2」	(約2.0h)
4. コンピュータの処理の流れと専用ハードウェア 前回の復習問題のフィードバックを行った後, コンピュータの構成や処理の流れについて学習します。また, 設計者が回路構成を書き換えることができるデバイスであるFPGAについて, その概念, 基本構成, 実際のアーキテクチャなどについて学び, コンピュータ処理とFPGA実装との違いを学びます。	
予習：配布資料「コンピュータの処理の流れ」	(約2.0h)
復習：復習問題「コンピュータの処理の流れ」	(約2.0h)
5. RTL合成 前回の復習問題のフィードバックを行った後, ハードウェア記述言語を用いて設計する場合の入力レベルである, レジスタ転送レベルとその設計記述について学びます。	
予習：配布資料「RTL合成」	(約2.0h)
復習：復習問題「RTL合成」	(約2.0h)
6. 論理合成(1) RTL合成の中心処理である, 論理合成技術の中で, 2段論理合成技術について学びます。	
予習：配布資料「2段論理合成」	(約2.0h)
復習：復習問題「2段論理合成」	(約2.0h)
7. 論理合成(2) 前回の復習問題のフィードバックを行った後, 論理合成技術の中で多段論理合成技術について学びます。	
予習：配布資料「多段論理合成」	(約2.0h)
復習：復習問題「多段論理合成」	(約2.0h)
8. テクノロジマッピング 前回の復習問題のフィードバックを行った後, 論理合成技術の中でテクノロジマッピング技術について学びます。	
予習：配布資料「テクノロジマッピング」	(約2.0h)
復習：復習問題「テクノロジマッピング」	(約2.0h)

○授業計画	科目名：LSI設計支援学特論A (System LSI Design Methodology A) 授業コード：M008501 担当教員：松永 多苗子
学修内容	
9. 高位合成 前回の復習問題のフィードバックを行った後, C言語, あるいは同等の言語からレジスタ転送レベルの記述を生成する「高位合成」技術について学びます。	
予習：配布資料「高位合成」	(約2.0h)
復習：復習問題「高位合成」	(約2.0h)
10. FPGA設計ツールの概要 FPGA設計ツール群の構成と機能について学びます。 本講義では, Xilinx社のFPGAとその開発ツールを使います。	
予習：開発ツール使用環境の設定	(約2.0h)
復習：配布資料「FPGA」	(約2.0h)
11. 設計トライアル1 基本的な論理回路の設計フローを, 実機を使って復習します。 課題1に対して設計を行い, 開発ツールでFPGAに書き込むデータを生成し, 実機で確認します。	
予習：配布資料「設計課題1」	(約2.0h)
復習：設計内容のまとめ	(約2.0h)
12. 設計トライアル2 課題1に対して, シミュレーションを行う方法を学びます。	
予習：配布資料「シミュレーション」	(約2.0h)
復習：検証結果のまとめ	(約2.0h)
13. 設計トライアル3 C言語からの高位合成ツールを使った設計を体験します。	
予習：Xilinx社の高位合成ツール Vivado HLS について調べる	(約2.0h)
復習：設計内容のまとめ	(約2.0h)
14. 設計トライアル4 C言語からの高位合成ツールを使った設計を改良します。	
予習：Vivado HLS のディレクティブについて調べる	(約2.0h)
復習：設計内容のまとめ	(約2.0h)
15. 総括(1) 第11週～第14週で体験した, FPGAを対象とした数種の設計フローの比較を行い, ディスカッションを行います。設計しやすさ, 設計コスト, 生成されたシステムの性能等, 数種の指標を定義して比較を行い, 考察を行った内容を最終レポートとして提出します。	
予習：これまでの設計内容レポートの確認	(約2.0h)
復習：最終レポートの完成	(約2.0h)
16. 総括(2) 最終レポートのフィードバックを行います。	
予習：最終レポートの見直し	(約2.0h)
復習：フィードバック内容の確認	(約2.0h)